

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-229839

(43)Date of publication of application : 26.09.1988

(51)Int.Cl.

H01L 21/88  
H01L 21/95

(21)Application number : 62-066568

(71)Applicant : NEC CORP

(22)Date of filing : 19.03.1987

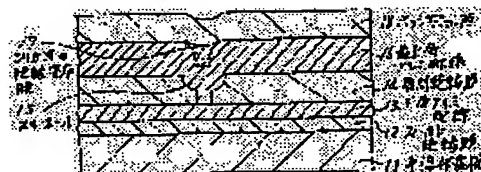
(72)Inventor : KANO ISAO

## (54) SEMICONDUCTOR DEVICE

### (57)Abstract:

**PURPOSE:** To prevent the deterioration both in damp-proof property and heat-resisting property of a through hole caused by the difference in thermal expansion and the internal stress between a wiring metal and a passivation by a method wherein the recessed part located at the upper part of the through hole of the top layer wiring is filled up by the substance having small internal stress.

**CONSTITUTION:** After the lower aluminum wiring 13, an interlayer insulating film 14 and a top layer aluminum wiring 16 have been formed in the thicknesses of  $0.6 \mu\text{m}$  and  $1.3 \mu\text{m}$  respectively, a silica film 17 is coated in the thickness of  $500\text{W}2000\text{\AA}$  on the flat part. Then, after a solvent has been scattered, active ion etching is performed using carbon tetrafluoride gas, for example, the flat part only of the silica film 17 is removed, and the coated film of the silica film 17 is left on the recessed part of a through hole 15. At this time, the stepping of the film 18 is removed using the insulating substance, having small internal stress which is different from a passivation film 18, as the material with which the recessed part formed on a through hole will be filled up.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## ⑫ 公開特許公報(A)

昭63-229839

⑬ Int. Cl.

H 01 L 21/88  
21/95

識別記号

庁内整理番号

K-6708-5F  
6708-5F

⑭ 公開 昭和63年(1988)9月26日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 昭62-66568

⑰ 出 願 昭62(1987)3月19日

⑱ 発 明 者 鹿 野 功 東京都港区芝5丁目33番1号 日本電気株式会社内  
⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号  
⑳ 代 理 人 弁理士 内 原 晋

## 明 細 書

発明の名称

半導体装置

特許請求の範囲

多層配線構造を有する半導体装置において、最上層配線と下層配線を接続するスルーホールの上層配線上の凹部がパッシベーション膜に対し小なる内部応力をもつ絶縁物によって少なくとも一部が埋設されることを特徴とする半導体装置。

発明の詳細な説明

(産業上の利用分野)

本発明は多層配線を有する半導体装置に関し、特に最上層配線と下層配線を接続するスルーホール部の構造に関する。

(従来の技術)

従来、多層配線を有する半導体装置、例えば2層配線構造の場合は下層配線および層間絶縁膜の

形成後、層間絶縁膜にスルーホールを設けて上層配線を形成しその上層部にパッシベーション膜が被覆される。

(発明が解決しようとする問題点)

しかしながら上述した多層配線を有する半導体装置の構造ではスルーホール部における最上層配線に凹部が生じるので、この部分におけるパッシベーション膜のステップ・カバレッジが悪いと耐湿性不良をおこす。また、仮りにステップ・カバレッジが良好である場合でも配線金属とパッシベーション膜との間に存在する熱膨張係数の相違、或いは内部応力の差によりスルーホール部における配線金属にストレス・マイグレーションが発生しやすくなる。近年配線構造が微細化されるに伴ないスルーホールにおける高温短期の耐熱性試験または定温長期の耐熱性試験で導通不良事故をおこすスルーホール部が多発する傾向にあり、特に配線金属材にアルミニウムまたはその合金が用いられ他方パッシベーション膜に応力の大きな例えばプラズマ窒化膜等使用したとき著しくなる。

本発明の目的は、上記の状況に鑑み、配線金属とパッシベーションとの熱膨張差および内部応力差に基づくスルーホール部の耐湿性および耐熱性の劣化を解決し得る構造を備えた半導体装置を提供することである。

(問題点を解決するための手段)

本発明によれば、多層配線を有する半導体装置は、最上層配線と下層配線を接続するスルーホール部の最上層配線上の凹部がパッシベーション膜に対し小なる内部応力をもつ絶縁物質によって少なくとも一部が埋設されることを含む。

すなわち、本発明によれば最上層配線と下層配線を接続するスルーホール部の最上層配線上の凹部はパッシベーション膜とは内部応力が小さな絶縁物質により少なくともその一部が埋設され、その上にパッシベーション膜が形成される。従って、パッシベーション膜のカバレッジの改善による耐湿性の向上と共にスルーホール部の最上層配線に対するパッシベーション膜の応力(ストレス)の影響を大幅に緩和できるので最上層配線の

スルーホール部における導通不良などを有効に阻止することが可能となる。

(実施例)

次に、本発明について図面を参照して説明する。

第1図は、本発明の一実施例を示すスルーホール部の断面図である。本実施例によれば、本発明の半導体装置は半導体基板11と、フィールド絶縁膜12と、下層アルミ配線13と、層間絶縁膜14と、層間絶縁膜14に開口されたスルーホール部15と、スルーホール部15を介し下層アルミ配線13と接続する最上層アルミ配線16と、最上層アルミ配線16のスルーホール部上部に形成される凹部に埋設されたシリカ・フィルム17と、プラズマ窒化物からなるパッシベーション膜18とを含む。かかる構造の半導体装置はまず通常のプロセス技術により下層アルミ配線13、層間絶縁膜14および最上層アルミ配線16をそれぞれ0.6 $\mu$ m、1.3 $\mu$ mの膜厚で形成した後、シリカ・フィルムを平坦部で500~

2000Åの膜厚になるように塗布し、ついで通常の方法で溶剤を飛散させた後、例えば、四弗化炭素ガスを用いてアクティブ・イオン・エッチングしシリカフィルムの平坦部分のみを除去すれば、シリカ・フィルムの塗布膜がスルーホールの凹部のみに残るのできわめて容易に製造することができる。この際、スルーホール上にできる凹部を埋める材質としてはパッシベーション膜と異なる小さな内部応力をもつ絶縁物質であれば如何なるものでも使用可能で、例えばシリカフィルムの代わりにポリイミド系の有機塗布膜を用いてもよい。何れにせよ凹部に埋設されたパッシベーション膜より小さな内部応力をもつシリカまたはポリイミド樹脂の物質はパッシベーション膜18の段差を解消すると共にスルーホール部15に及ぼす機械的応力を緩和するように作用するので、スルーホール部の耐湿性および耐熱性を向上せしめ得る。

第2図は本発明の他の実施例を示すスルーホール部の断面図である。本実施例によれば、凹部を

埋める絶縁物質27は凹部近傍の最上層アルミ配線26上に延在するよう塗布形成される。従って、プラズマ窒化膜またはスパッタシリコン酸化膜などから成るパッシベーション膜28が有する大きな内部応力のスルーホールに対する影響をより一層効果的に緩和し得る。ここで、21は半導体基板、22はフィールド酸化膜、23、24、25はそれぞれ下層アルミ配線、層間絶縁膜、スルーホール部である。本実施例の半導体装置を製造するには前実施例と同様に最上層アルミ配線までを通常のプロセスで形成した後シリカフィルム等を塗布し通常のフォトリソグラフィにより所望の部分のみレジストパターンを形成し、プラズマエッチング等により不要な塗布膜を除去しついでレジストを剥利後パッシベーション膜28を形成すれば容易に完成することができる。

(発明の効果)

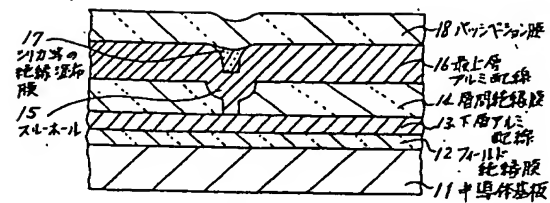
以上詳細に説明したように、本発明によれば、最上層配線のスルーホール部上の凹部がパッシベーション膜とは内部応力の小さな物質により少な

くともその一部が埋設されることにより、スルーホール部において最上層配線金属がパッシベーション膜から受ける応力(ストレス)を緩和することが可能となり、高温短期の耐熱性試験および低温長期の高温保管に際して配線接続が不良となることを防止し得るので半導体装置の信頼性向上に顕著なる効果を奏することができる。

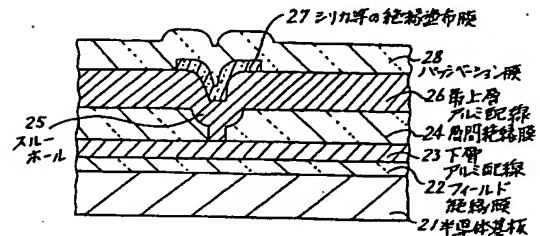
#### 図面の簡単な説明

第1図は本発明の一実施例を示すスルーホール部の断面図、第2図は本発明の他の実施例を示すスルーホール部の断面図である。

11、21…半導体基板、12、22…フィールド絶縁膜、13、23…下層アルミ配線、14、24…層間絶縁膜、15、25…スルーホール部、16、26…最上層アルミ配線、17、27…シリカ等の絶縁塗布膜、18、28…パッシベーション膜。



第 1 図



第 2 図

代理人 弁理士 内 原 晋